

一种高速并行采样实时校正方法研究

叶 芃, 曾 浩, 田书林, 向川云, 潘卉青, 王厚军

(电子科技大学自动化工程学院, 四川成都 611731)

摘 要: 并行交替采样带来的非均匀误差严重影响采集性能。本文建立了并行交替采集系统的数学模型, 实现了一种幅度非均匀误差校正的归一化算法, 在误差校正系统中引入可控参考校正源, 再利用查表法同时校正系统的偏置和增益失配误差, 然后对时间非均匀性参数进行估计, 并通过高精度可编程时钟延时网络对其修正。实验结果表明, 该校正方法实时性好, 降低了硬件设计难度和成本, 提高了系统性能。

关键词: 并行交替采样; 实时校正; 时间非均匀; 幅度非均匀

中图分类号: TN957.5 **文献标识码:** A **文章编号:** 0372-2112(2013)01-0166-05

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.3969/j.issn.0372-2112.2013.01.029

Research on the Real-time Calibration Technology for High-Speed Parallel Sampling

YE Peng, ZENG Hao, TIAN Shu-lin, XIANG Chuan-yun, PAN Hui-qing, WANG Hou-jun

(School of Automation, University of Electronic Science and Technology of China, Chengdu, Sichuan 611731, China)

Abstract: Errors of time non-uniform and amplitude non-uniform in parallel sampling seriously influence the performance of the system. This paper established a mathematical model of parallel alternating acquisition system, and realized a normalized correction algorithm for non-uniform amplitude error. This method not only introduced programmable reference voltage source, but also corrected the offset and gain error at the same time by the method of look-up table. Finally, the calibration system estimate the time of non-uniformity parameters, which can be corrected by controlling the high precision programmable clock delay network. The correction method proposed in the thesis, after testing and verifying, is proved to increase the correction performance with high real-time performance, while reducing the design difficulty of hardware and system costs.

Key words: parallel sampling; real-time calibration; time non-uniform; amplitude non-uniform

1 引言

并行交替采样突破了单个模数转换器(ADC)的速度限制,使系统数字化率成倍提高^[1]。但由于各通道之间的采样时钟存在时基偏差,各ADC之间存在增益和偏置误差,使采集系统同时存在时间和幅度非均匀误差^[1,2],导致系统性能显著劣化。文献显示,众多研究者对各种非均匀误差的校正方法和非均匀参数估计方法分别进行了一系列研究^[3~8],但其研究往往仅针对其中的某个单项误差,没有解决三个主要误差源同时作用时的影响。文献[9]也提出了一种自适应的非均匀采样综合校正方法,该方法采用正反馈策略动态地调整校正参数,可以有效地估计和校正非均匀采样误差,但由于

该算法与数据采集处理过程并行,而且收敛时间约为 $5 \sim 6\mu\text{s}$,仍不适用于更高采样速率的应用场合。为了适应更高采样率采集系统的实时性要求,进一步研究时基、增益和偏置误差的综合校正方法,提高算法的效率十分必要。

本文建立了并行交替采集系统的数学模型,采用归一化算法实现了幅度非均匀误差的校正,在误差校正系统中引入可控参考校正源,再利用查表法同时校正系统的偏置和增益误差,然后对时间非均匀性参数进行估计,并通过高精度可编程时钟延时网络对其修正。实验结果表明,该校正方法能固化在硬件中,可实现较好的实时性,并提高采集系统性能。

2 非均匀采样误差的校正方法

2.1 数学模型

如图 1, 并行交替采集系统中有 M 路并行的 ADC, 每一路 ADC 的输入为同一个模拟信号, 采样率均为 $\frac{f_s}{M}$, 每相邻两个 ADC 之间采样时钟的相位差为 $\frac{2\pi}{M}$, 这样的结构等效于一个采样率为 f_s 的单 ADC。

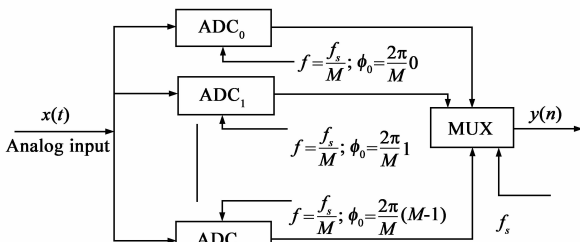


图1 并行交替采样系统结构

各路 ADC 间采样时钟的相位误差, 将会给采样数据带来较严重的时基误差。另外, 由于集成电路生产、制造的工艺问题, 各个 ADC 对同一个电压在量化时会导致采集系统产生幅度上的非线性误差, 即幅度非均匀误差 (包含增益失配误差和偏置失配误差)。并行交替采样中的时间非均匀和幅度非均匀误差是不可避免的, 它将直接导致采样系统指标劣化, 引起波形的严重失真。因此, 为保证性能, 并行交替采样系统必然要采取非均匀误差校准技术。

设第 m 个采集通道相对于参考通道 (通常选择第 1 个采集通道) 存在时基误差 Δt_m 、增益失配误差 g_m 和偏置失配误差 o_m 。

设输入信号 $x(t)$ 的频率为 $\omega_0 (= 2\pi f_0)$, 它的 Fourier 变换结果记为 $X^\alpha(\omega)$, 经过采样频率为 f_s 的并行交替采集系统后, 其输出频谱为:

$$Y(\omega) = \frac{1}{T_s} \sum_{k=-\infty}^{\infty} A(k, m) X^\alpha \left[\omega - k \left(\frac{2\pi}{MT_s} \right) \right] + \frac{1}{T_s} \sum_{k=-\infty}^{\infty} O(k, m) 2\pi \delta \left(\omega - k \frac{2\pi}{MT_s} \right) \quad (1)$$

其中,

$$A(k, m) = \sum_{m=0}^{M-1} g_m \left[\frac{1}{M} e^{-j r_m 2\pi f_0 / f_s} \right] e^{-j k m (2\pi / M)} \quad (2)$$

从式(1)可看出, 时基误差、增益失配误差和偏置失配误差在并行交替采集系统中的表现形式不同, 偏置误差对于系统等效于产生了加性噪声, 这种噪声用加法器即可进行补偿。增益失配误差对于系统等效于附加的乘性噪声, 这种误差用乘法器即可进行校正, 而对于时基误差, 它是一个未知的随机, 其相对于系统的采样周期 T_s 是一个较小的时间偏差。在实际应用中, 这三种误差是会同时存在的, 三者之间相互影响, 互相

制约, 由此可见, 并行交替采集系统的误差校正问题就转变为一个三维变量的优化问题^[10-12]。

三维变量优化的算法非常复杂, 求解运算量大、效率低下, 满足不了高速采集系统的动态、实时校正需求。本文拟采取先一次性消除加性和乘性误差, 再校正时基误差的方法。

2.2 幅度非均匀误差的归一化校正算法

分别校正增益失配误差和偏置失配误差是传统的幅度非均匀误差校正的常用方法, 从式(2)中可以看出 $A(k, m)$ 就是增益失配误差 g_m 的 Fourier 变换。只要从采样点中计算出 $A(k, m)$, 并对 $A(k, m)$ 进行反傅里叶变换, 即可求得各个 ADC 通道的增益 g_m , 接下来对各通道的采样数据分别乘上各个通道对应增益值的倒数, 其结果便是增益均衡的采样值, 从而校正了增益失配误差。

由于偏置失配误差是加性噪声, 其校正相对简单, 在电源和参考稳定的前提下, 每个模数转换器带来的偏置失配误差是一个常量, 它与输入信号无关。因此可以对并行交替采集系统输入特定直流信号, 将每个 ADC 采集通道得到的采样值与输入信号值进行对比, 计算出各 ADC 通道对应的偏置失配误差, 并将其存储在非易失性存储器中, 系统工作时, 将各通道所得的采样数据扣除相应通道对应的偏置值即可完成偏置失配误差的校正。

综上所述, 传统的幅度非均匀误差校正方法是分别对偏置和增益失配误差进行校正, 其主要缺陷在于校正效率较低, 尤其是增益误差校正环节引入了大量的乘法运算, 增大了校正的周期, 消耗了更多的资源。

针对幅度非均匀误差, 本文采用了归一化校正算法, 通过该算法, 可一次性完成偏置和增益失配误差校正。本着对同一输入信号得到相同量化值的原则, 对采集系统输入在 ADC 的模拟输入范围内变化的直流信号, 对采样点进行一一校正, 使每通道的采样值做归一化处理, 使其逼近同一个理论量化值, 这种校正思路, 不论误差类型是偏置误差, 还是增益误差, 都同时得到修正, 即同时校正了幅度非均匀误差。

归一化校正的原理框图如图 2(a) 所示, 被测模拟信号和可编程参考校正源同时接入一个二选一模拟开关的输入端, 模拟开关的输出端同时送给采集系统中的各个 ADC (设系统中 ADC 的分辨率为 N)。可编程参考校正源的核心是一个分辨率为 N_1 ($N_1 > N$) 的 DAC。幅度非均匀误差的归一化校正过程分为如下两个步骤:

(1) 理论量化值与参考校正源的设置。设 ADC 的模拟输入范围是 $0 \sim F$, 则该 ADC 的最小分辨率为 $\frac{F}{N}$,

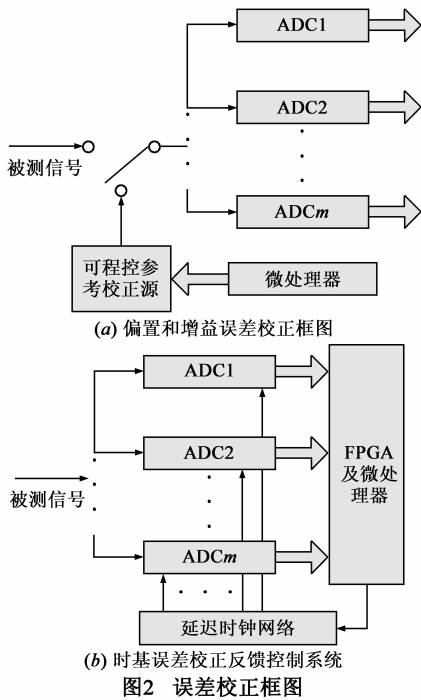


图2 误差校正框图

模数转换器的输入电压幅度变化 $\frac{F}{2^N}$, 那么其量化值将变化 1 个最低有效位 (LSB)。依此特性, 选用一个分辨率为 $N_1 (N_1 > N)$ 的 DAC, 其输出范围至少在 $0 \sim F$ 内, 并且将在该范围内的输出分为 2^N 级, 每一级的输出变化为 $\frac{F}{2^N}$, 并与 ADC 的理论量化值一一对应。例如, DAC 输出的第 H 级对应的 ADC 理论量化值为 $D (0 \leq D \leq 2^N - 1)$, 由于 $N_1 > N$, 因此可以将高精度的 DAC 系统作为参考源进行校正。

(2) 生成归一化误差矩阵。这一环节, 将参考校正源作为并行交替采集系统的输入源, 在微处理器控制下, 使参考校正源的输出在 $0 \sim F$ 内依次变化, 变化控制的步进为 $\frac{F}{2^N}$, 每变化一次, 各通道 ADC 分别对输入信号进行一次采样, 且每次采集 K 个采样点, 设此时对应的理论量化值为 D_n , 则在此输入信号时, 第 n 通道 ADC 采样后所得的平均值是:

$$\overline{D_n} = (D_{n1} + D_{n2} + \dots + D_{nK}) / K \quad (3)$$

计算出 $\overline{D_n}$ 与 D_n 之差, 即第 n 通道在该电平输入条件下的量化误差, 记为 $\Delta y_m = \overline{D_n} - D_n$, 以此方法计算出其余通道的量化误差。接下来控制校正源以 $\frac{F}{2^N}$ 为步进, 在 F 范围内变化, 如式 (4), 每变化一次输入电压, 便重复上述步骤, 经 2^N 次循环后, 得到一个 $M \times 2^N$ 的误差矩阵 ΔY , 其中 Δy_{ij} 表示第 i 路模数转换器的幅度非均匀误差, $i = 0, 1, 2, \dots, M, j = 0, 1, 2, \dots, 2^N - 1$ 。

$$\Delta Y = \begin{bmatrix} \Delta Y_1 \\ \Delta Y_2 \\ \vdots \\ \Delta Y_M \end{bmatrix} = \begin{bmatrix} \Delta y_{11} \Delta y_{12} \cdots \Delta y_{1(2^N-1)} \\ \Delta y_{21} \Delta y_{22} \cdots \Delta y_{2(2^N-1)} \\ \dots \dots \dots \\ \Delta y_{M1} \Delta y_{M2} \cdots \Delta y_{M(2^N-1)} \end{bmatrix} \quad (4)$$

完成校正后, 先将校正后的误差矩阵固化在软件或硬件中, 在采集系统正常工作时, 通过查表的方法, 将每个 ADC 通道的采样值逐个与误差矩阵中的相应值进行加法运算, 即可实现同时校正增益和偏置失配误差的目的。

2.3 时基误差的校正

通过归一化校正法, 同时校正了并行交替采集系统中的增益和偏置失配误差, 此时, 系统中就仅存在时基误差, 即并行系统中相邻通道间实际的时间延迟 $\Delta t \neq T_s$ 。本文时基误差校正的基本思路是通过算法估计得到时基误差, 再利用可编程延迟时钟网络修正各 ADC 通道之间采样时钟的相位差。

为了便于分析, 首先定义各通道频率响应为 $H_m(\omega)$, 第 m 通道相对通道 0 的时间延迟为 $\Delta t_m, m = 0, 1, \dots, M-1$ 。将图 1 中并行交替采样系统的输出重新组合, 如图 3 所示。

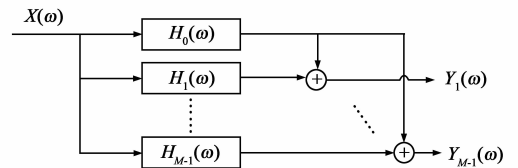


图3 改进后多通道采样系统频域等效结构

则组合后系统第 i 输出的频域方程为:

$$Y_i(\omega) = H_0(\omega) X(\omega) + H_i(\omega) X(\omega) + V_i(\omega) \quad (5)$$

其中, $i = 1, 2, \dots, M-1, V_i$ 是观测噪声。

互相关函数的峰值给出了两序列间的时间位移, 即时间延迟信息, 因此我们可以通过计算通道间的相关函数的最大值, 获取系统通道间的时间延迟误差^[2]。同时, 对比两个有限长序列的互相关函数的离散傅里叶变换与两个有限长序列的卷积的定义式可以发现, 两者之间仅表现为符号的不同^[1], 在频域, 可以通过两个序列频率响应的乘积来方便地计算互相关函数:

$$G_{XY}(k) = X^*(k) Y(k) \quad (6)$$

其中 $*$ 表示共轭。根据式 (6) 输入与输出的互相关函数, 将系统方程 (5) 左右同乘 $X^*(\omega)$, 改写成如下形式:

$$\begin{bmatrix} G_{XY_1}(\omega_n) \\ \vdots \\ G_{XY_{M-1}}(\omega_n) \end{bmatrix} = X(\omega_n) X^*(\omega_n) \cdot \begin{bmatrix} H_0(\omega_n) H_1(\omega_n) \\ \vdots \\ H_0(\omega_n) H_{M-1}(\omega_n) \end{bmatrix}$$

$$+ \begin{bmatrix} V_1(\omega_n)X^*(\omega_n) \\ \vdots \\ V_{M-1}(\omega_n)X^*(\omega_n) \end{bmatrix} \quad (7)$$

记为矩阵形式:

$$\mathbf{G} = \mathbf{A}\mathbf{H} + \mathbf{V} \quad (8)$$

其中,矩阵 \mathbf{A} 为输入信号的自相关函数, \mathbf{G} 则是组合后系统输入与输出的互相关函数。利用互相关特性,由式(8)可以求解得到各通道间的频率响应 \mathbf{H} 。

\mathbf{H} 的求解,可使用最小二乘法(Least Squares, LS),即噪声条件下,使误差的均方根最小,转化为求解以下的最小值问题:

$$\min_{\mathbf{H}} \|\mathbf{A}\mathbf{H} - \mathbf{G}\|_2^2 \quad (9)$$

\mathbf{H} 的解最终可表示为:

$$\mathbf{H} = (\mathbf{A}^T\mathbf{A})^{-1}\mathbf{A}^T\mathbf{R} \quad (10)$$

对 \mathbf{H} 进行反傅里叶变换后,得到通道间互相关函数 h ,通过峰值检测,可得到对应各通道相对于参考通道的延时 Δt_m 。

时基误差校正反馈系统的原理框图如图 2(b) 所示,这是一个自适应的校正系统,经过多次采集、延时估计后,直到系统的时间非均匀性达到动态的平衡。从技术实现来看,延迟时钟网络可以较容易地达到 f_s 级的精度,甚至有的高速 ADC 芯片内部还集成了精确的时钟控制网络;另一方面,随着 PCB 仿真与设计软件功能的逐步强大,也可通过上述方法在获得时基误差后,指导 PCB 布线,减少通道之间物理和电子学上的差别,彻底消除时基误差。

3 应用验证

本文提出的校正算法在 4 通道 8bit 的 ADC 并行采样的数据采集系统得到了验证。

关闭实验系统的非均匀误差校正模块,用信号源产生 10MHz 的正弦信号,采集后的波形及频谱图如图 4 所示,从图中可见,信号失真很严重,信噪比较差。

下面开始对系统进行校正,首先执行偏置和增益误差校正,完成校正后,得到的一个 4 行 256 列的误差矩阵,为采集系统的运行提供了修正参数。在进行正常采样的过程中,通过每个通道的采样值在误差数组中寻址,得到该通道该点实际量化值与理论量化值的差异,然后将改点采样值与误差值组合后形成修正的采样值即可达到校正的目的。也即:

$$Y'_i = Y_i + \Delta Y_i[Y_i] \quad (11)$$

式中 Y'_i 是修正后的采样值, Y_i 是实际采样值, $\Delta Y_i[Y_i]$ 为误差数组中对应的某一修正值, i 表示第 i 通道。

图 5 给出了偏置和增益误差校正后的波形和频谱图,从图中可以看出正弦信号的效果和信噪比有所提高。完成了幅度非均匀误差的校正后,接下来就可以校正时基误差。时基误差的校正算法可由 DSP 处理器完成,通过这一环节后即可得到四路 ADC 拼合的时基误差,如表 1 所示。

为了提高测量精度,对于时基误差的校正可采用多次测量求算术平均的方法。由于实验采用的 ADC 具有采样时钟相位调节功能,调节的最小精度可达 215fs,

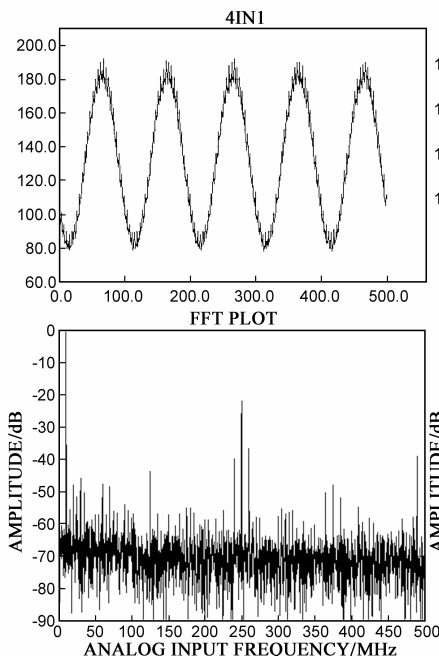


图4 未校正前的拼合波形时域及频域图

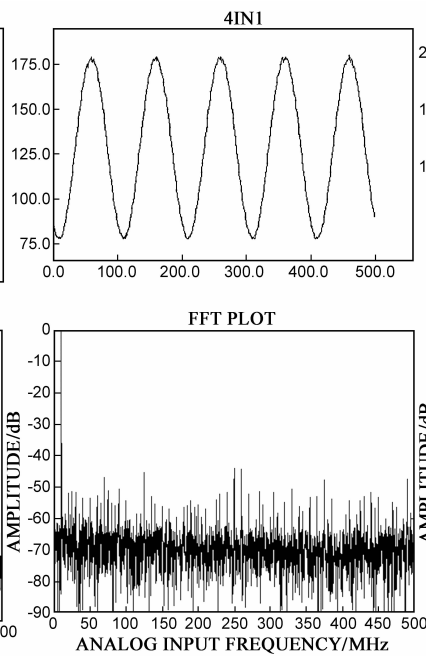


图5 偏置和增益误差校正后的拼合波形时域及频域图

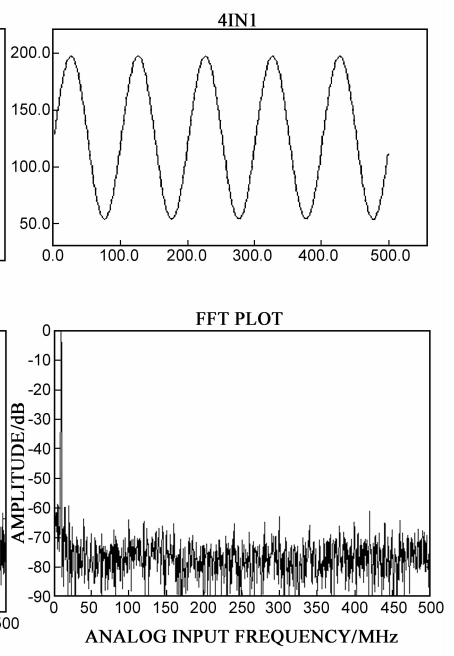


图6 三项误差校正后的时域及频域图

最大调节范围可达 1ns,故可通过调节时钟相位使 4 路采样时钟满足均匀采样的要求。测试效果如图 6 所示。

表 1 时基误差测试结果

	ADC1	ADC2	ADC3	ADC4
Δt_m (ps)	0	-1.148	6.938	18.83
Δt_m (ps)	0	-2.036	7.542	17.65

4 结论

本文通过构造并行交替采样系统的误差函数模型,实现了一种实时的非均匀误差综合校正方法。

该方法首先利用归一化算法解决了幅度非均匀误差的综合校正问题,将三维变量的复杂求解问题简化为仅具有时基误差的一维问题,最终,通过对系统时基误差的估计,并通过高精度可编程延迟时钟网络对其进行精确调节,抵消了各路 ADC 采样时钟间相位的非均匀性。实验结果证明,该方法不仅提高了非均匀采样误差校正的可行性,而且使系统的设计难度和设计成本大大降低。目前该方法已应用于国内最高采样率数字存储示波器产品中。

参考文献

- [1] P Huiqing, T Shulin. Time delay estimation for parallel sampling systems [A]. Proceedings of the 2008 International Conference on Communications Circuits and Systems [C]. USA: IEEE Press, 2008. 954 - 956.
- [2] O Barrero, B L R De Moor. Nonparametric regularized time delay estimation [A]. Proceedings of IEEE International Conference on Acoustics, Speech, and Signal Processing [C]. USA: IEEE Press, 2004. 541 - 544.
- [3] C Vogel, D Draxelmayr, et al. Spectral shaping of timing mismatches in time-interleaved analog-to-digital converters [A]. Proceedings of IEEE International Symposium on Circuits and Systems [C]. USA: IEEE Press, 2005. 1394 - 1397.
- [4] S K Mitra, A Petraglia. Analysis of mismatch effects among A/D converters in a time-interleaved waveform digitizer [J]. IEEE Transactions on Instrumentation and Measurement, 1991, 40(5): 831 - 835.
- [5] Y C Jenq. Digital spectra of nonuniformly sampled signals: a robust sampling time offset estimation algorithm for ultra high-speed waveform digitizers using interleaving [J]. IEEE Transactions on Instrumentation and Measurement, 1990, 39(1): 71 - 75.
- [6] J M Pereira, P M B Silva, A M C Serra. An FFT-based method to evaluate and compensate gain and offset errors of interleaved ADC systems [J]. IEEE Transactions on Instrumentation and

Measurement, 2004, 53(2): 423 - 430.

- [7] C Knapp, G Carter. The generalized correlation method for estimation of time delay [J]. IEEE Transactions on Acoustics Speech and Signal Processing, 1976, 24(4): 320 - 327.
- [8] 朱肇轩, 王厚军, 王志刚. 周期非均匀采样多带信号时最优参数的确定方法 [J]. 电子学报, 2010, 38(9): 2065 - 2070.
Zhu Zhaoxuan, Wang Zhigang, Wang Houjun. The computing method of the optimum parameters on multi-band signals for periodically non-uniform sampling [J]. Acta Electronica Sinica, 2010, 38(9): 2065 - 2070. (in Chinese)
- [9] 田书林, 潘丹青, 王志刚. 一种并行采样中的自适应非均匀综合校准方法 [J]. 电子学报, 2009, 37(10): 268 - 271.
Tian Shulin, Pan Huiqing, Wang Zhi-gang. An adaptive synthesis calibration method for time delay of sampling systems [J]. Acta Electronica Sinica, 2009, 37(10): 268 - 271. (in Chinese)
- [10] M Olsson, H Johansson, P L? wenborg. Delay estimation using adjustable fractional delay all-pass filters [A]. Proceedings of the 7th Nordic Signal Processing Symposium [C]. USA: IEEE Press, 2006. 346 - 349.
- [11] 曾浩. 宽带无缝采集技术及其在数字示波器中的应用研究 [D]. 四川成都: 电子科技大学, 2010.
Zeng Hao. Research on the Broadband Seamless Acquisition and Its Application in Digital Storage Oscilloscope [D]. Chengdu, Sichuan: University of Electronic Science and Technology of China, 2010. (in Chinese)
- [12] 李炳照, 陶然, 王越. 非均匀采样信号的分阶数字频谱研究 [J]. 电子学报, 2006, 34(12): 2146 - 2149.
Li Bingzhao, Tao Ran, Wang Yue. Fractional spectrum of non 2 uniformly sampled signals [J]. Acta Electronica Sinica, 2006, 34(12): 2146 - 2149. (in Chinese)

作者简介



叶 芃 男。1973 年 5 月出生, 四川成都人。副教授。1995 年、2001 年和 2010 年在电子科技大学分别获工学学士、工学硕士和工学博士学位。现为电子科技大学自动化工程学院副院长, 主要研究方向为高速数据采集与信号处理、数字存储示波器。

E-mail: ye_peng007@163.com

曾 浩 男。1979 年 8 月出生, 四川都江堰人。副研究员。2002 年、2005 年和 2010 年在电子科技大学分别获工学学士、工学硕士和工学博士学位。主要研究方向为高速数据采集与信号处理、数字存储示波器等。